

ARW-10f を使用してオンボード書き込みする方法

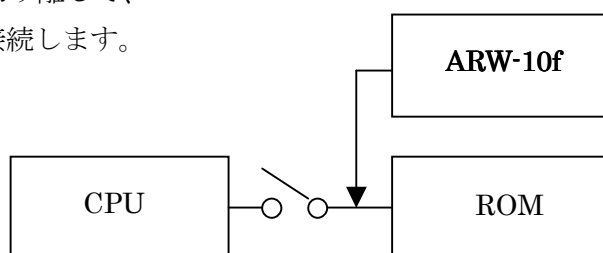
第3版 2017.6.6

株式会社アレックス

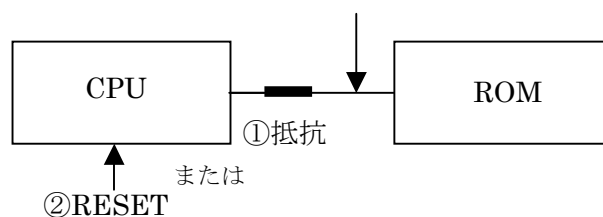
ARW-10f を使用して基板に実装したシリアルフラッシュ ROM(以下 ROM と省略)にオンボード書き込みするためには、以下を参考にして設計を行ってください。

①オンボード書き込み回路の原理

- a. ROM と CPU を電氣的に切り離して、
ARW-10f を ROM に直接接続します。



- b. 電氣的に切り離す事とは、
①CPU の出力端-ROM 間に抵抗を挿入する、または②CPU を RESET 状態にして CPU の出力を Hi-Z にします。そうする事で ARW-10f の出力と CPU の出力同士の衝突を防ぎます。



抵抗値は 470Ω 程度を目安にします

RESET するには、ARW-10f の書き込み Pod 端子に複数の GND がありますので、その中の 1 本を CPU の不論理リセット端子、または、リセット IC 等の負論理リセット端子に接続します。

- c. その他の切り離し方法

BUFFER で分離する方法 (3-ステートバッファを挿入する)、オープンドレイン端子を利用する方法 (ROM を駆動する端子)、などが考えられますが、遅延などが生ずる可能性があり、お勧めできません。

② ARW-10f とボードの接続

書き込み操作を行う時、ボード上の ROM の信号および電源線と ARW-10f を図 1 の様に接続します。

ROM への供給電源は、ROM の書き込み時電源電流を満たす必要があります。

ARW-10f の書き込み Pod のスルーホール端子 (TH) から ROM 間は最短（推奨：5cm 以内）配線してください。

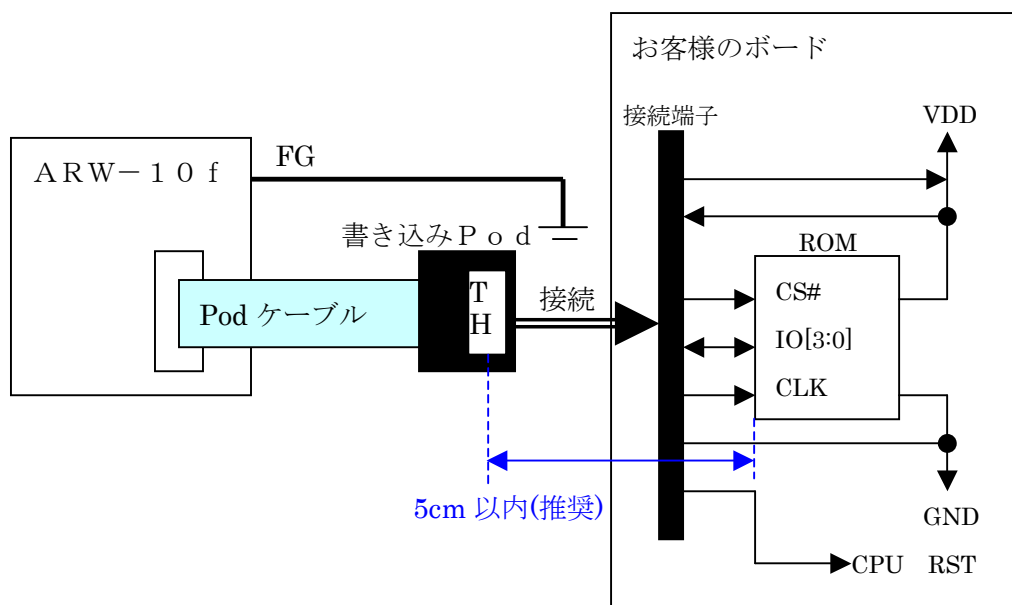


図 1 ARW-10f とボードの接続イメージ

③ 書き込み Pod のスルーホール端子ピン配置

端子番号	信号名	シルク	端子番号	信号名	シルク
1	/CS	/CS	2	GND	G
3	SCK	SCK	4	GND	G
5	DI/(IO0)	IO0	6	GND	G
7	DO/(IO1)	IO1	8	V SUP	SUP
9	WP/(IO2)	IO2	10	V SUP	SUP
11	HOLD(IO3)	IO3	12	V ROM	SNS

GND、V SUP（電源）は複数割り当てており、かつ、信号線と隣り合わせに配置しています。

上記信号名称は、Winbond 社製の W25Q80DV を例としています。

④ 電源供給方法

4. 1 ARW-10f の 3.3V 電源供給を使用する場合

ArWriter (ARW-10f 転送プログラム) により電源供給を「ARW-10f」「3.3V」に設定します。（詳しくは、「ARW-10f 取扱説明書」をご覧ください。）

VSUP から出力される 3.3V / max100mA を書き込み電源として利用します。

ARW-10f の電源供給機能をご使用になるには、ROM への書き込み電流と、電源供給される全ての回路電流の合計が 100mA 以下 になるように設計してください。

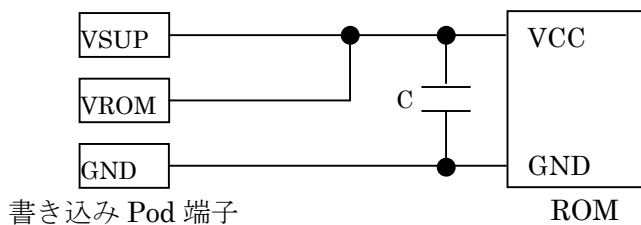


図3 3.3V 供給時の電源接続

4. 2 ARW-10f の 5V 電源供給を使用する場合

ArWriter により電源供給を「ARW-10f」「5V」に設定します。

VSUP から出力される 5V / max100mA を LDO（3端子レギュレータ等）で 3.3V に落として ROM に供給します。

LDO の出力は、ROM の VCC 及び書き込み Pod の VROM 端子に接続します。

C1, C2 (コンデンサ) の値は LDO の過渡特性も加味して決定してください。

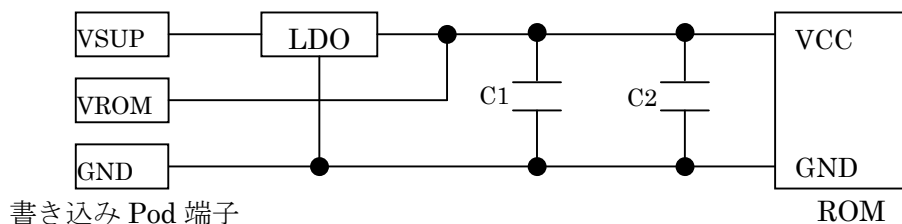


図4 5V 供給時の電源接続

4. 3 ARW-10f の電源供給を使用せずボードで電源を用意する場合

ArWriter により電源供給を「基板」に設定します。

書き込みを開始する前にボード内部で ROM に電源供給し、書き込み終了まで電源供給を保持してください。

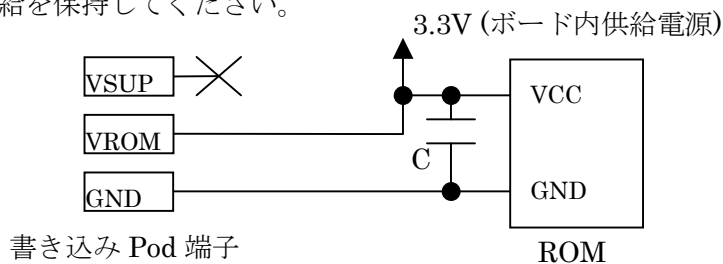


図5 ARW-10f から電源供給しない接続

⑤ 各端子の処理

例として ROM が W25Q80DV の場合、IO2 は /WP と、IO3 は /HOLD と兼用しています。

これらの端子は書き込み時に使用しますが Sodiace による読み出し時には使用しないため、抵抗でプルアップ／プルダウン等の処理をしてください。

IO2、IO3 を ARW-10f に接続しないと、正しく書き込めません。

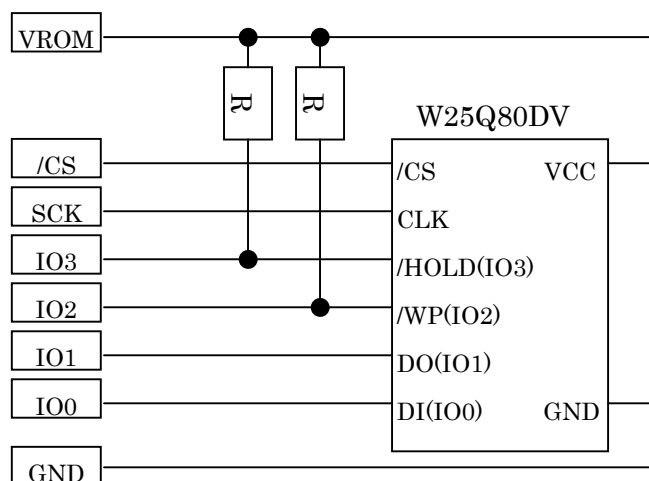


図6 /WP、/HOLD 端子処理

⑥ 書き込み Pod 端子から ROM までの配線長の注意

ROM を駆動する信号の立ち上がり／立ち下がりエッジのスルーレートは、 $0.1V/ns$

以下(W25Q80DV の場合)にする必要がありますので、配線を長くしてエッジを鈍らせないよう、十分ご注意下さい。

書き込み Pod のスルーホールにおいて、書き込み信号と電源は隣り合わせに配置しています。

両者をペアにして配線すれば、信号を高品質に保ちやすくなります。

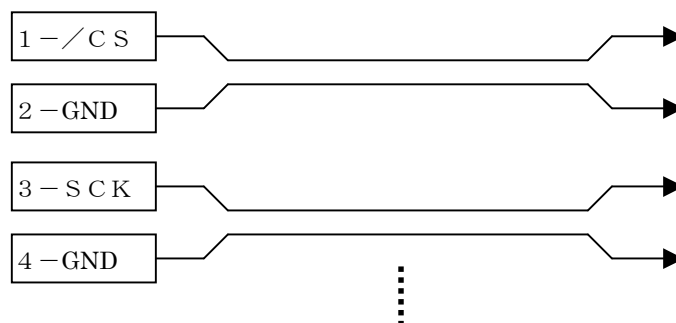


図7 信号線と電源のペアによる配線処理

さらに、配線長が 100mm 以上になる場合は、下図の様な終端回路挿入も検討します。

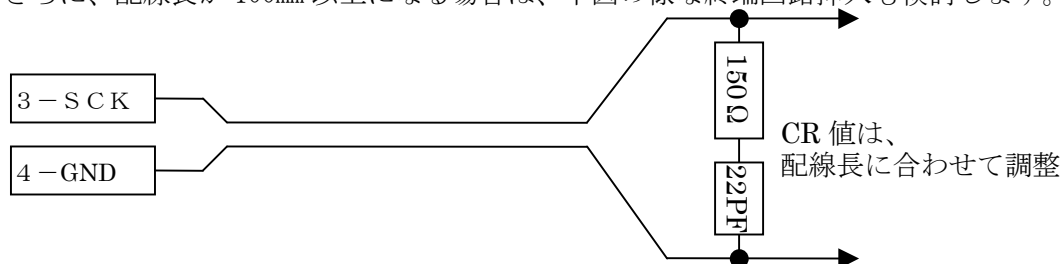


図8 CR による終端処理